

日経BP半導体リサーチ

Nikkei BP Semiconductor Research

生産中止のASIC互換品開発メーカー、あの手この手で低コスト化を実現

米Tekmos社 社長 Lynn G. Reed氏

中道 理=日経エレクトロニクス

2013/09/02 11:38

生産中止になったASICやFPGAをどうやって入手するか。医療用や産業用、軍事用など製品寿命が長い業界にとっては頭の痛い問題だ。この問題に対して、小ロットの互換チップを用意する企業が、ファブレスの半導体メーカー、米Tekmos社である。創業以来、累計設計数が731件に上るといふ。2013年8月末に来日した同社社長のLynn G. Reed氏に同社のビジネスモデルや技術を聞いた。

—Tekmos社のビジネスモデルは？

医療や産業、軍事用などではそれほど大量に半導体を消費しないが、製品寿命が長いという特徴がある。こうした市場では、採算性が悪化したチップを半導体メーカーが供給してくれなくなる事態に備えて、機器メーカーは将来の需要を予測してチップを買いだめする。ただ、将来の需要は正確には予測できないため、不良在庫になったり、買いだめしたチップが底を突いたりする。

私底したチップを入手するために、機器メーカーが取り得る選択肢は三つかない。第1は中古品などを“グレー・マーケット”から購入することだ。間（ブラック）でも、正規（ホワイト）でもないことからグレーと呼んでいる。こうしたチップには模造品が紛れていたり、内部の不揮発メモリの書き換え回数が上限に迫っているものだったりする可能性があり、使用にはリスクを伴う。

第2はシステム全体を新しいチップを使って作り直すこと。ただ、認証を取得し直したり、ソフトウェアを作り直ししなければならず時間やコストがかかる。

最後に、互換チップを使うことだ。この最後の選択肢を提供するのが我々だ。

—しかし、半導体メーカーが生産をやめたチップの代替品を作るのはコスト的に見合わないのではないか。

その通りだ。そこで、我々は幾つかの工夫を盛り込むことでこの問題を解決した。

第1の工夫は、現行世代の製造技術を使って互換チップを作ることだ。現行の半導体チップは3.3Vや1.8Vで動作することが前提になっている。ところが、古いチップは5V駆動の場合が多い。そこで、新しい世代の製造技術を使っても5Vで駆動するようにした。具体的には「dual gate oxide process」の使い方を工夫することで実現できる。製造技術の更新に歩調を合わせ、その都度、最も安く製造できるファブを選んで製造を委託できるわけだ。

第2の工夫は小ロットでも採算の合う工夫だ。ファウンドリーが提供している「Engineering Lot」と呼ばれる試作用ロットを活用したり、複数のASICを一つのチップに実装したりすることで実現した。

Engineering Lotは名前の通り、半導体の本格的な生産を始める前に試験的に製造するために用意された製造ロットだ。ファウンドリーは通常の発注ではウエハーを1ロット（25枚）以上からしか、製造受託してくれない。製造技術の世代にも依存するが、この発注形態だと2万5000～10万個のチップができてしまう。医療や産業の分野では、これは多すぎる。Engineering Lotでは6枚とたった少量のウエハーから受け付けてくれる。これなら6000～2万4000個程度の製造で済む。

Engineering Lotでは露光用のマスク1枚に領域を分けて複数の層に対応するパターンを描けるので、チップ製造に必要なマスクの数を減らせる。通常の発注の場合には28枚程度のマスクを作らなければならないが、Engineering Lotでは7枚程度で済む。ただし、Engineering Lotでウエハーを露光する場合、1度に露光する領域が狭いため、通常よりもウエハー処理のスループットが落ちるといふ欠点もある。つまり、製造にかかる時間が通常よりも長くなるため、1枚当たりのウエハー・コストも上がる。しかし、マスクのコストが劇的に減る分、全体の製造コストとしては安価になる。

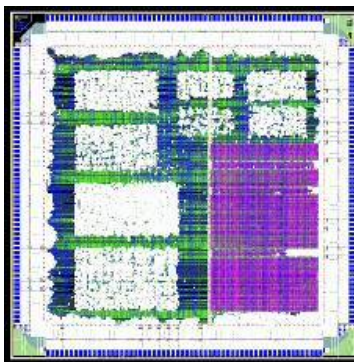
—機器メーカーの中には数十や数百しかチップが必要のない会社もあるのではないか。

そこでもう一つの工夫がある。それは、異なるASICを一つのチップに混載するというものだ。現在は最大で8種類のASICを混載できる。出荷の際に顧客に合わせて動作させる回路を変えるわけだ。これによって、同じチップでありながら、小ロットを実現できる。最も少ない事例では、米国海軍から26個という発注に対応したことがある。

実はこの混載には別のメリットがある。それは我々が開発した回路を混載できることだ。具体的には、信頼性検証用の回路を混載し、ロットごとの製造のパラツキや欠陥などを調べている。



Tekmos社社長のLynn G. Reed氏



8種類のASICを混載したチップ（白い領域がASICの回路部分）

—互換ASICを作る場合、設計データはどうするのか。

基本的にはチップの発注者側に設計データが残っているので、それを基に互換チップを設計する。ただ、設計データが一部しか残ってなかったり、全部が消失していたりする場合もある。このケースでは、とにかく残っている資料を使って、類推しながら設計している。もちろん、完成品が基となるASICと同じ挙動をするか、シミュレーションによって十分テストして類推が正しかったか検証する。

こうした事例において、最も大変だったのは、米Freescale Semiconductor社のマイコン「MC68020」を製造していた工場が東日本大震災で被災し、この互換チップを作ることになったときだ。デザインが30年前と非常に古く、この設計データはもはや残っていなかった。

—日本での展開はどうか。

偶然、ある日本の技術系の企業からTekmosへアプローチがあり、ASIC代替品に困っている企業との橋渡しをしてもらうこととなった。こうした顧客と面会するのが、今回の来日の目的だ。

米国に加えて、欧州では多くの顧客がいる。中国にも少しいるが、日本の顧客は今回が初めてだ。最近、日本では大手半導体メーカーが工場を閉鎖するなどの事例が相次いでおり、今後、大きなビジネスチャンスがあるのではないかと考えている。

—工場を閉鎖し、受注していたASICを製造しなくなった半導体メーカーと手を組む考えは？

機会があればぜひ提携したい。残念ながら、日本の半導体メーカーは現在、さまざまな大きな困難を抱えており、小規模なASICユーザーに対しては目配りできていない。そのため、我々のような小さな企業との提携には目が向いていないのが現状だ。

米国では既に、Freescale社と68XX系のマイコンを製造することで合意をしている。同様の枠組みが日本でも広がることを期待している。

この記事のURL: <http://techon.nikkeibp.co.jp/article/INTERVIEW/20130902/300405/>

Copyright © 1995-2013 Nikkei Business Publications, Inc. All rights reserved.

このページに掲載されている記事・写真・図表などの無断転載を禁じます。著作権は日経BP社、またはその情報提供者に帰属します。